OFFRE DE STAGE 2018/2019

Filière métier	Etudes/développement
Spécialité/diplôme	Electronique/Informatique

Titre du stage : Étude et implémentation d'un algorithme de traitement d'images avec mise en œuvre de synthèse haut niveau

Descriptif du stage :

Le développement de futurs équipements spatiaux de traitement d'images intègre l'utilisation de SoC aux grandes capacités de processing. Pour permettre de les exploiter au mieux, de nouvelles méthodes de développement FPGA sont mises en œuvre comme la synthèse haut niveau (HLS).

Dans le cadre de ce stage, vous commencerez par étudier un algorithme de traitement d'images avant de l'intégrer sur un SoC par l'utilisation de synthèse haut niveau.

Vous serez amené à travailler sur l'optimisation d'architecture matérielle qu'il est possible d'obtenir par la méthode HLS à partir de code logiciel (C/C++/SystemC). Vous évaluerez les performances obtenues sur une plateforme de démonstration en préparation du développement d'un équipement bord.

Connaissances requises : HLS, C/C++, VHDL, FPGA, SoC.

Connaissances appréciées : SystemC, Matlab.

Ecole(s) souhaitée(s)	Option	Année d'Etudes
Grandes écoles d'ingénieur	Electronique numérique	3ème

Durée et période envisagées : 5 à 6 mois

Lieu du Stage : Elancourt

1, boulevard Jean Moulin ZAC de la Clef Saint-Pierre 78990 Elancourt

Service d'accueil : Département Ingénierie et Développement

Nom du responsable :	Jean-Marc Taine	01 82 61 23 52
		jean-marc.taine@airbus.com
	Guillaume Rozier	01 82 61 27 41
		guillaume.rozier@airbus.com